

(19) 世界知的所有権機関  
国際事務局(43) 国際公開日  
2006年4月6日 (06.04.2006)

PCT

(10) 国際公開番号  
WO 2006/035541 A1(51) 国際特許分類:  
H01L 23/28 (2006.01) H01L 21/56 (2006.01)

(21) 国際出願番号: PCT/JP2005/013355

(22) 国際出願日: 2005年7月21日 (21.07.2005)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:  
特願2004-282017 2004年9月28日 (28.09.2004) JP

(71) 出願人 (米国を除く全ての指定国について): ローム株式会社 (ROHM CO., LTD.) [JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町2番地 Kyoto (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 谷田 一真 (TANIDA, Kazumasa) [JP/JP]; 〒9830803 宮城県仙台市宮城野区小田原2-6-48 コーポMTK102 Miyagi (JP). 宮田 修 (MIYATA, Osamu) [JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町2番地 ローム株式会社内 Kyoto (JP).

(74) 代理人: 稲岡 耕作, 外 (INAOKA, Kosaku et al.); 〒5410054 大阪府大阪市中央区南本町2丁目6番12号 サンマリオンNBFタワー21階 あい特許事務所内 Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PI, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

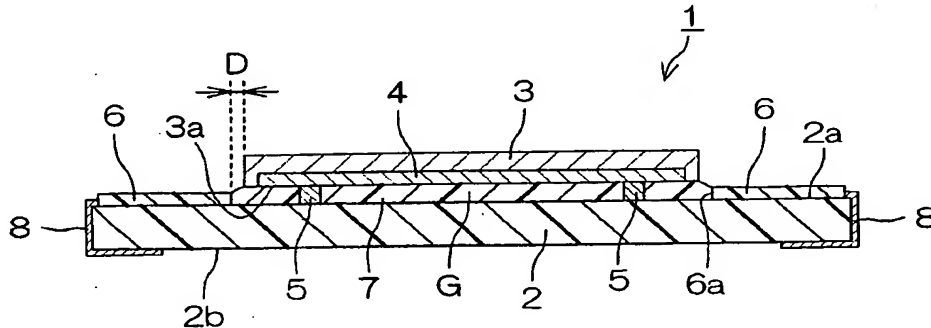
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW). ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM). ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR). OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:  
— 国際調査報告書

[続葉有]

(54) Title: SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置



(57) Abstract: A semiconductor device (1, 21) includes a solid-state device (2, 22); a semiconductor chip (3), which has a functional plane (3a) whereupon a functional element (4) is formed, and is bonded on a front plane of the solid-state device at a prescribed interval by having the functional plane facing the front plane of the solid-state device; an insulating film (6), which is provided on a facing plane (2a, 22a) of the solid-state device which faces the semiconductor chip and has an opening (6a) formed larger in size than the semiconductor chip in a plane view of vertically looking down the facing plane; and a sealing layer (7) which seals between the solid-state device and the semiconductor chip.

(57) 要約: 固体装置(2,22)と、機能素子(4)が形成された機能面(3a)を有し、その機能面を上記固体装置の表面に対向させて、上記固体装置の表面との間に所定間隔を保持して接合された半導体チップ(3)と、上記固体装置の上記半導体チップとの対向面(2a,22a)に設けられ、その対向面を垂直に見下ろす平面視において、上記半導体チップよりも大きなサイズに形成された開口(6a)を有する絶縁膜(6)と、上記固体装置と上記半導体チップとの間を封止する封止層(7)を含む、半導体装置(1,21)。



2文字コード及び他の略語については、定期発行される  
各PCTガゼットの巻頭に掲載されている「コードと略語  
のガイダンスノート」を参照。